

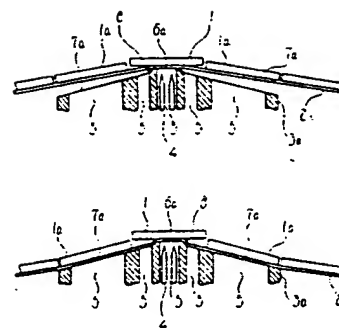
del

(54) PICKUP DEVICE OF SEMICONDUCTOR ELEMENT

(11) 2-66957 (A) (43) 7.3.1990 (19) JP
(21) Appl. No. 63-219311 (22) 31.8.1988
(71) NEC CORP (72) MASAHICO ICHISE
(51) Int. Cl. H01L21/68; H05K13/02

PURPOSE: To make it possible to prevent occurrence of flaws in a semiconductor element even if the semiconductor element to be picked up is moved in the lateral direction when a push-up pin is pushed up by providing a step part in a holder.

CONSTITUTION: In a holder 3a, a step part 8 is provided between a central flat part 6a and a slant part 7a which is inclined downward at the peripheral part. Before an UV tape 2 is sucked, a neighboring semiconductor element 1a is located higher than the lowest surface of a semiconductor element 1 to be picked up. After the UV tape is sucked, the UV tape 2 is conformal to the shape of the upper surface of the holder 3a. The neighboring semiconductor element 1a is lowered and located lower than the lowest surface of the semiconductor element 1 to be picked up. When the UV tape 2 is sucked through sucking holes 5, the UV tape 2 which is located on a lower flat part 9a is lowered. The UV tape 2 is peeled off from the semiconductor element 1 to be picked up. Therefore, the semiconductor element 1 can be picked up without pushing up the semiconductor element 1 with a push-up pin 4.



THIS PAGE BLANK (USPTO)

⑫ 公開特許公報(A) 平2-66957

⑬ Int. Cl. 5

識別記号

庁内整理番号

⑭ 公開 平成2年(1990)3月7日

H 01 L 21/68
// H 05 K 13/02E 7454-5F
C 6921-5E

審査請求 未請求 請求項の数 1 (全3頁)

⑮ 発明の名称 半導体素子のピックアップ装置

⑯ 特 願 昭63-219311

⑰ 出 願 昭63(1988)8月31日

⑱ 発 明 者 市 瀬 理 彦 東京都港区芝5丁目33番1号 日本電気株式会社内

⑲ 出 願 人 日本電気株式会社 東京都港区芝5丁目33番1号

⑳ 代 理 人 弁理士 内 原 晋

明 細 書

発 明 の 名 称

半導体素子のピックアップ装置

特 許 請 求 の 範 囲

上面に粘着面を有し該粘着面に半導体ウェーハを貼付けて個々の半導体素子に分割する粘着テープと、該粘着テープの下面側に配置され中央にピックアップすべき半導体素子のピックアップ領域と該ピックアップ領域の外側に下方に傾斜する傾斜領域とを有し前記半導体素子のピックアップ時に前記ピックアップ領域と傾斜領域で前記粘着テープを吸着するホルダーとを備える半導体素子のピックアップ装置において、前記半導体素子のピックアップ時に前記ピックアップ領域上の前記半導体素子の最下面が隣接する半導体素子の最上面より上にあるよう前記ピックアップ領域に設けた段差を有することを特徴とする半導体素子のピックアップ装置。

発 明 の 詳 細 な 説 明

〔産業上の利用分野〕

本発明は半導体素子のピックアップ装置に関し、特に粘着テープを吸着する機構を有するホルダーを用いる半導体素子のピックアップ装置に関する。

〔従来の技術〕

紫外線照射により接着力が低下する接着面を一面に有する粘着テープ(以下、UVシートと称す)を用いて、半導体ウェーハを完全切断するダイシング(以下、フルカットダイシングと称す)を行った半導体素子を、フルカットダイシング後に紫外線照射して接着力を低下させたUVシートからUVシートを伸ばすことなしにピックアップする場合、それに用いる半導体素子のピックアップ装置がある。

第4図は従来の半導体素子のピックアップ装置の一例の断面図である。

第4図に示すように、ホルダー3は中央の半導

体素子1をピックアップする領域が平坦部6となり、平坦部6の周辺が下方に傾斜した傾斜部7になっていて、平坦部6の下面及び傾斜部7の下面に吸着口5が配してある。半導体素子1をピックアップするときは、吸着口5からUVシート2を吸着し、ホルダー3の上面の形状にUVシート2を追従させて、ピックアップする半導体素子1と隣接する半導体素子1。とのすき間を広げて、平坦部6の中央の吸着口5から突き上げピン4を上昇させ、ピックアップする半導体素子1を突き上げてピックアップしている。

〔発明が解決しようとする課題〕

上述した従来の半導体素子のピックアップ装置は、UVテープの吸着後にピックアップする半導体素子の最下面より上に隣接する半導体素子が存在するので、ピックアップする半導体素子を突き上げる際に、ピックアップする半導体素子が突き上げ機構のバックラッシュ及び振動による突き上げピンの上昇時に発生する振動のため、横方向に動くことと隣接する半導体素子と接触して、半導体素

子にきずを発生させて半導体素子を不良にしてしまうという欠点がある。

〔課題を解決するための手段〕

本発明の半導体素子のピックアップ装置は、上面に粘着面を有し該粘着面に半導体ウェーハを貼付けて個々の半導体素子に分割する粘着テープと、該粘着テープの下面側に配置され中央にピックアップすべき半導体素子のピックアップ領域と該ピックアップ領域の外側に下方に傾斜する傾斜領域とを有し前記半導体素子のピックアップ時に前記ピックアップ領域と傾斜領域で前記粘着テープを吸着するホルダーとを備える半導体素子のピックアップ装置において、前記半導体素子のピックアップ時に前記ピックアップ領域上の前記半導体素子の最下面が隣接する半導体素子の最上面より上にあるよう前記ピックアップ領域に設けた段差を有している。

〔実施例〕

次に、本発明について図面を参照して説明する。

第1図は本発明の第1の実施例の断面図である。

第1図に示すように、ホルダー3。には中央のピックアップすべき半導体素子1のピックアップ領域としての平坦部6。と平坦部6。の周辺の下方に傾斜した傾斜部7。との間に段差8を有している。段差8を有するほかは前述した第4図の半導体素子のピックアップ装置とほぼ同構造であり説明を省略する。UVテープ2の吸着前には、ピックアップする半導体素子1の最下面より上に隣接する半導体素子1。が存在している。

第2図はUVテープ吸着後の第1図の第1の実施例の断面図である。

第2図に示すように、UVテープ2がホルダー3。の上面形状に追従しており、そのため隣接する半導体素子1。が引き落とされて、ピックアップする半導体素子1の最下面より下に存在するようになる。

第3図は本発明の第2の実施例の断面図である。

第3図に示すように、第2の実施例では、上述した第1図の第1の実施例の平坦部6。を周囲を突出させた上位平坦部9と上位平坦部9の内側の段差をつけた下位平坦部9。とで構成している。

このように構成することにより、吸着口5からUVテープ2を吸着するとピックアップする半導体素子1の最下面より下に隣接する半導体素子1。が存在すると同時に、下位平坦部9。の上にあるUVテープ2が吸着によって下方に引かれて、ピックアップする半導体素子1からUVテープ2が剥される。

従って、突き上げピンでピックアップする半導体素子1を突き上げることなくピックアップする半導体素子1をピックアップすることができる。

〔発明の効果〕

以上説明したように本発明は、ホルダーに段差を設けることにより、突き上げピンを突き上げた際にピックアップする半導体素子が横方向に動い

ても半導体素子にきずを発生することを防止できるといふ効果がある。

一実験例を示すと、従来の半導体素子のピックアップ装置を用いた場合ピックアップ時の半導体素子のきず又はかけの発生率は3.6%であったのに対し、第1の実施例ではきず又はかけの発生は皆無であった。

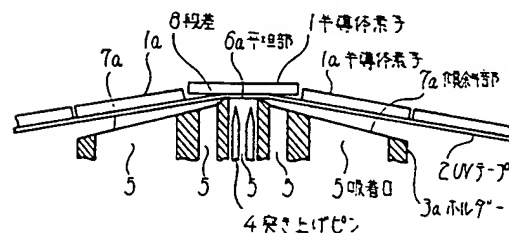
又、第2の実施例によれば、平坦部を狭くして平坦部と平坦部の間にピックアップする半導体素子に接しない平坦部を段差をつけて設けることにより、突き上げピンでピックアップする半導体素子を突き上げることなくピックアップできるので、突き上げ機構が不要になるとともに、UVテープを突き上げピンで突き破ることがなくなるため、突き破ったUVテープの破片がピックアップする半導体素子にこびりつくことがなく、その結果、半導体素子をリードフレームへ搭載する際に良好な搭載が可能になるという効果がある。

図面の簡単な説明

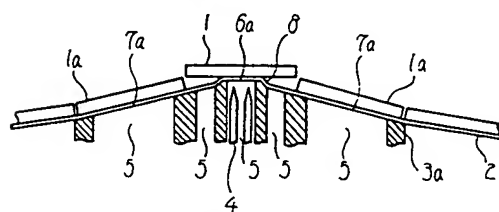
第1図は本発明の第1の実施例の断面図、第2図はUVテープ吸着後の第1図の第1の実施例の断面図、第3図は本発明の第2の実施例の断面図、第4図は従来の半導体素子のピックアップ装置の一例の断面図である。

1…ピックアップする半導体素子、1a…ピックアップする半導体素子に隣接する半導体素子、2…UVテープ、3、3a…ホルダー、4…突き上げピン、5…吸着口、6、6a…平坦部、7、7a…傾斜部、8…段差、9…上位平坦部、9a…下位平坦部。

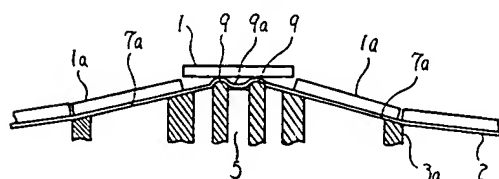
代理人 弁理士 内 原 晋



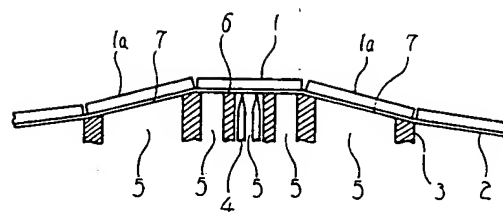
第1図



第2図



第3図



第4図

THIS PAGE BLANK (UPTC)